

ФУНКЦИОНАЛНИ ЛОГИЧЕСКИ ВЪЗЛИ

Забранено е копирането,
редактирането и
разпространението!

Общи положения

- Функционалните логически възли са логически схеми, които се изграждат с помощта на логически елементи и притежават **функционална завършеност.**
- Изработват във вид на интегрални схеми, като по този начин придобиват и **конструктивна завършеност.**

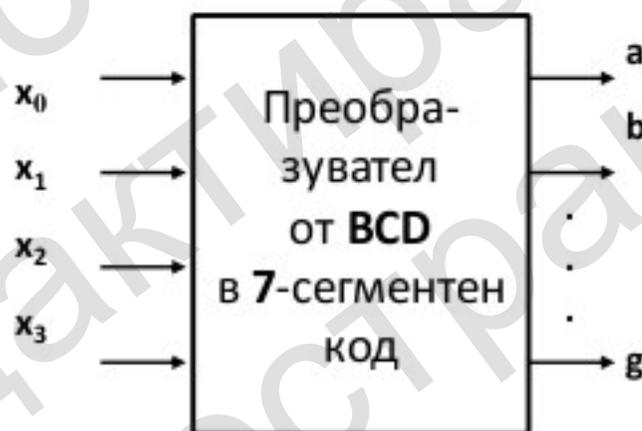
Преобразуватели на кодове

- Преобразуват един код (входен) в друг (изходен)



Преобразуватели на кодове

- Преобразувател от двоично-десетичния **BСD** (2/10) код **8-4-2-1** в **7**-сегментен код на цифрова индикация.



Преобразуватели на кодове

- Таблица на истинност

x_3	x_1	x_2	x_0	a	b	c	d	e	f	g
0	0	0	0	1	1	1	1	1	1	0
0	0	0	1	0	1	1	0	0	0	0
0	0	1	0	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	0	0	1
0	1	0	0	0	1	1	0	0	1	1
0	1	0	1	1	0	1	1	0	1	1
0	1	1	0	1	0	1	1	1	1	1
0	1	1	1	1	1	1	0	0	0	0
1	0	0	0	1	1	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1
1	0	1	0	*	*	*	*	*	*	*
1	0	1	1	*	*	*	*	*	*	*
1	1	0	0	*	*	*	*	*	*	*
1	1	0	1	*	*	*	*	*	*	*
1	1	1	0	*	*	*	*	*	*	*
1	1	1	1	*	*	*	*	*	*	*

Преобразуватели на кодове

- Карти на Карно
- Логически функции

$$a = (x_3 + x_1) + (x_2 x_0 + \bar{x}_2 \bar{x}_0)$$

$$b = \bar{x}_2 + (x_1 x_0 + \bar{x}_1 \bar{x}_0)$$

$$c = (x_2 + \bar{x}_1) + x_0$$

$$d = (x_1 \bar{x}_0 + \bar{x}_2 \bar{x}_0) + (x_2 \bar{x}_1 x_0 + \bar{x}_2 x_1) + x_3$$

$$e = \bar{x}_2 \bar{x}_0 + x_1 \bar{x}_0$$

$$f = (x_2 \bar{x}_1 + \bar{x}_1 \bar{x}_0) + (x_2 \bar{x}_0 + x_3)$$

$$g = (x_2 \bar{x}_1 + \bar{x}_2 x_1) + (x_1 \bar{x}_0 + x_3)$$

	X ₁ X ₀			
X ₃ X ₂	00	01	11	10
00	1	0	1	1
01	0	1	1	1
11	*	*	*	*
10	1	1	*	*

a

	X ₁ X ₀			
X ₃ X ₂	00	01	11	10
00	1	1	1	1
01	1	0	1	0
11	*	*	*	*
10	1	1	*	*

b

	X ₁ X ₀			
X ₃ X ₂	00	01	11	10
00	1	1	1	0
01	1	1	1	1
11	*	*	*	*
10	1	1	*	*

c

	X ₁ X ₀			
X ₃ X ₂	00	01	11	10
00	1	0	1	1
01	0	1	0	1
11	*	*	*	*
10	1	1	*	*

d

	X ₁ X ₀			
X ₃ X ₂	00	01	11	10
00	1	0	0	1
01	0	0	0	1
11	*	*	*	*
10	1	0	*	*

e

	X ₁ X ₀			
X ₃ X ₂	00	01	11	10
00	1	0	0	0
01	1	1	0	1
11	*	*	*	*
10	1	1	*	*

f

	X ₁ X ₀			
X ₃ X ₂	00	01	11	10
00	0	0	1	1
01	1	1	0	1
11	*	*	*	*
10	1	1	*	*

g

Преобразуватели на кодове

- Логическа схема
- ИС на преобразуватели на кодове

7442 - от **2/10** в десетичен код;

7443 - от **2/10** с излишък **3** в десетичен код;

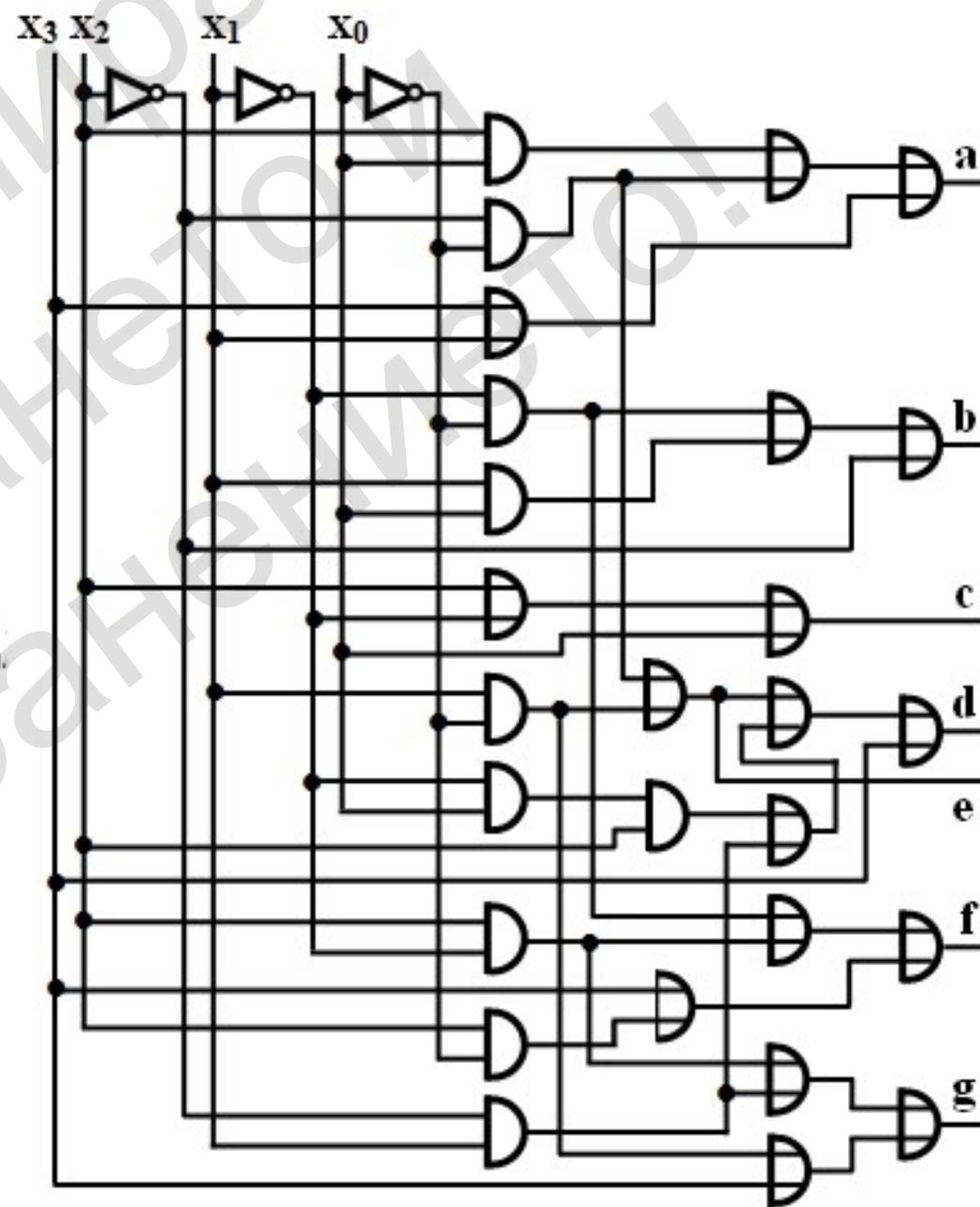
7444 - от код Грей с излишък **3** в десетичен код;

7446 до **7449** - от **2/10** в седемсегментен код;

74147 - от десетичен в **2/10** код;

74184 - от **6**-битов **2/10** код в десетичен;

74185 - от **6**-битов двоичен в **2/10** код и др.



Шифратори

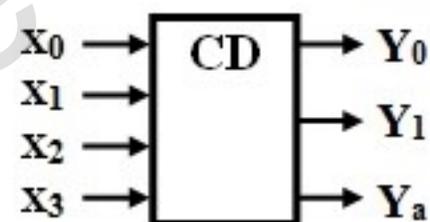
- Шифратори (**кодери**) - преобразуватели от унитарен (позиционен) код в двоичен код .
- В общия случай имат 2^n входа и n изхода.



- **Приоритетни шифратори**

Шифратори

Синтез на 4-разряден приоритетен шифратор



- Таблица на истинност

X ₃	X ₂	X ₁	X ₀	Y ₁	Y ₀	Y _a
0	*	*	*	1	1	0
1	0	*	*	1	0	0
1	1	0	*	0	1	0
1	1	1	0	0	0	0
1	1	1	1	1	1	1

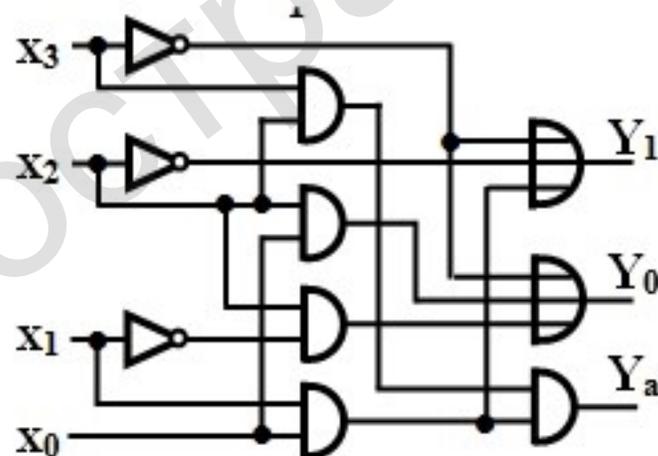
- Логически изрази

$$Y_1 = \bar{x}_3 + \bar{x}_2 + x_1 \cdot x_0$$

$$Y_0 = \bar{x}_3 + x_2 \cdot \bar{x}_1 + x_2 \cdot x_0$$

$$Y_a = x_3 \cdot x_2 \cdot x_1 \cdot x_0$$

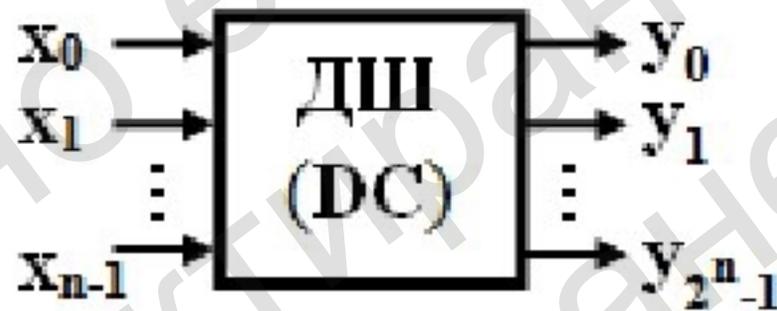
- Схема



- Шифратор в интегрално изпълнение **74148**

Дешифратори

- Преобразуват n -разряден двоичен код в унитарен (позиционен) код.
- В общия случай имат n входа и 2^n изхода



- Логически изрази

$$Y_0 = \bar{x}_{n-1} \cdot \bar{x}_{n-2} \cdot \dots \cdot \bar{x}_1 \cdot \bar{x}_0$$

$$Y_1 = x_{n-1} \cdot \bar{x}_{n-2} \cdot \dots \cdot \bar{x}_1 \cdot x_0$$

$$Y_2 = \bar{x}_{n-1} \cdot x_{n-2} \cdot \dots \cdot \bar{x}_1 \cdot x_0$$

.....

$$Y_{2^n-1} = x_{n-1} \cdot x_{n-2} \cdot \dots \cdot x_1 \cdot x_0$$

Дешифратори

Синтез на 3-разряден пълнен дешифратор

- Таблица на истинност

x_2	x_1	x_0	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
0	0	0	1	0	0	0	0	0	0	0
0	0	1	0	1	0	0	0	0	0	0
0	1	0	0	0	1	0	0	0	0	0
0	1	1	0	0	0	1	0	0	0	0
1	0	0	0	0	0	0	1	0	0	0
1	0	1	0	0	0	0	0	1	0	0
1	1	0	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	0	0	1

- Логически изрази

$$Y_0 = \bar{x}_2 \cdot \bar{x}_1 \cdot \bar{x}_0$$

$$Y_1 = \bar{x}_2 \cdot \bar{x}_1 \cdot x_0$$

$$Y_2 = \bar{x}_2 \cdot x_1 \cdot \bar{x}_0$$

$$Y_3 = \bar{x}_2 \cdot x_1 \cdot x_0$$

$$Y_4 = x_2 \cdot \bar{x}_1 \cdot \bar{x}_0$$

$$Y_5 = x_2 \cdot \bar{x}_1 \cdot x_0$$

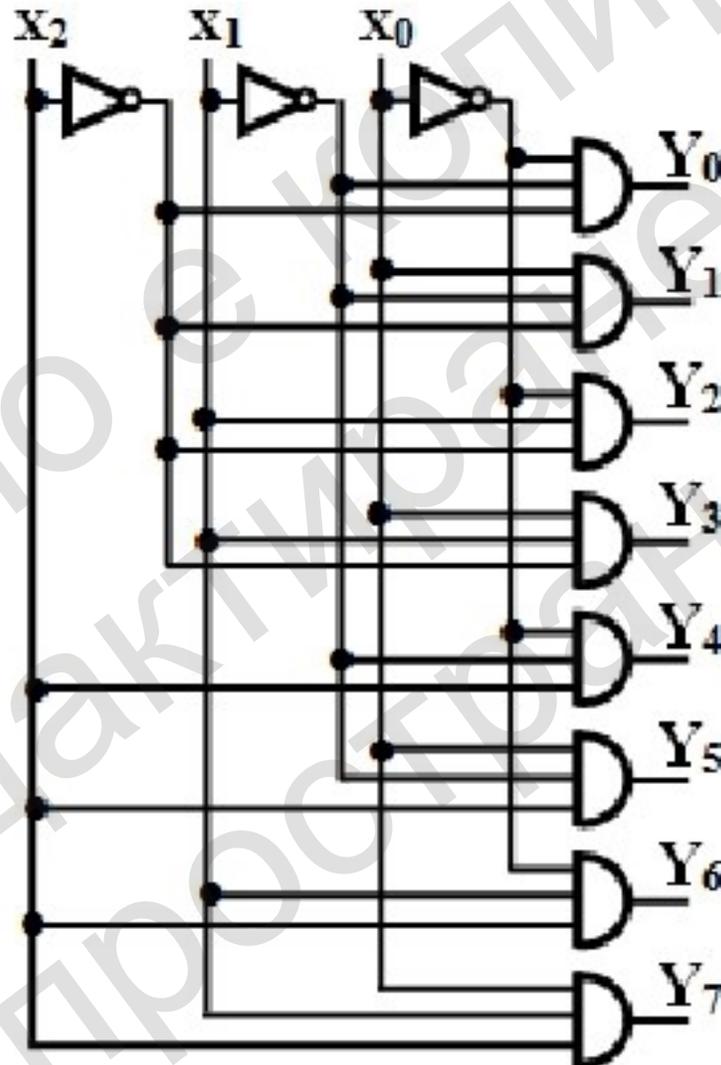
$$Y_6 = x_2 \cdot x_1 \cdot \bar{x}_0$$

$$Y_7 = x_2 \cdot x_1 \cdot x_0$$

Дешифратори

Синтез на 3-разряден пълен дешифратор

- Схема



Дешифратори

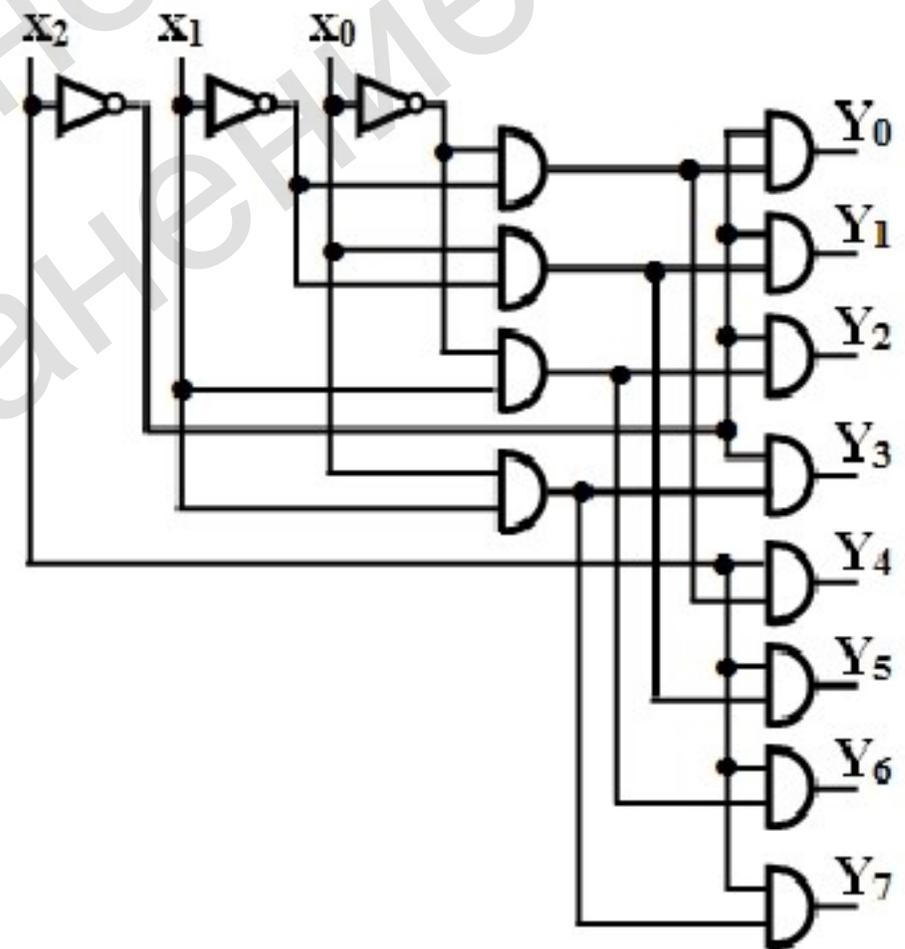
- Пълни и непълни дешифратори
- Линейни и пирамидални дешифратори
- Логически изрази и схема на 3-разряден пълен пирамидален дешифратор

$$Y_0 = \bar{x}_2 \cdot (\bar{x}_1 \cdot \bar{x}_0) \quad Y_4 = x_2 \cdot (\bar{x}_1 \cdot \bar{x}_0)$$

$$Y_1 = \bar{x}_2 \cdot (\bar{x}_1 \cdot x_0) \quad Y_5 = x_2 \cdot (\bar{x}_1 \cdot x_0)$$

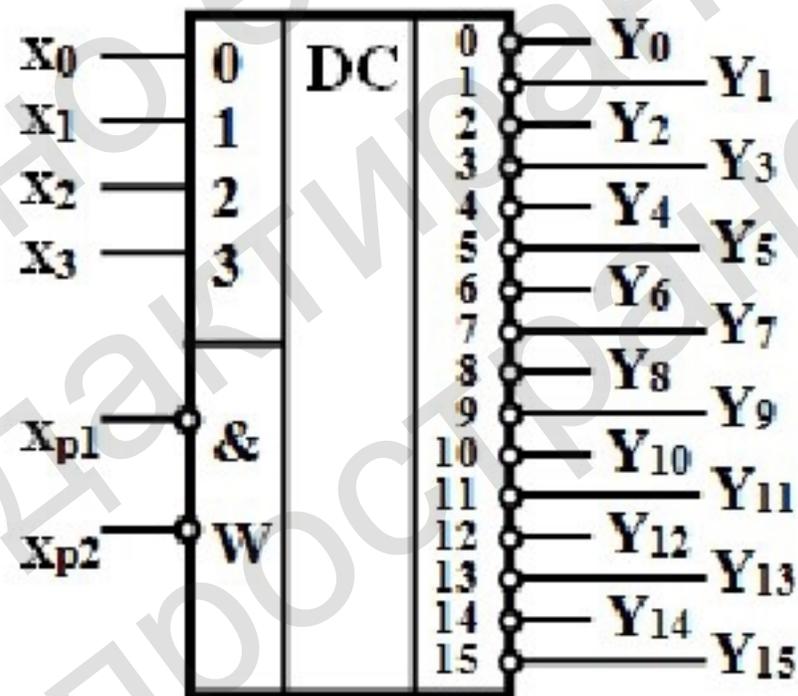
$$Y_2 = \bar{x}_2 \cdot (x_1 \cdot \bar{x}_0) \quad Y_6 = x_2 \cdot (x_1 \cdot \bar{x}_0)$$

$$Y_3 = \bar{x}_2 \cdot (x_1 \cdot x_0) \quad Y_7 = x_2 \cdot (x_1 \cdot x_0)$$



Дешифратори

- Примери за дешифратори в интегрално изпълнение – ИС **74154** (четириразряден пълен дешифратор); ИС **74155** (два двуразрядни пълни дешифратора)



Мултиплексори

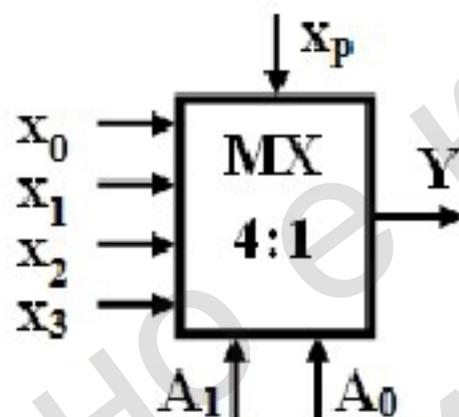
- Мултиплексор (селектор) – избира един от няколко входа и го превключва към изхода



- имат n адресни (управляващи) входа, 2^n информационни входа и един изход
- $X_0, X_1, \dots, X_{2^n-1}$ са информационни входове;
- A_0, A_1, \dots, A_{n-1} са адресни входове;
- Y е изход.

Мултиплексори

- **Пример:** Да се синтезира мултиплексор **4:1**. Да се предвиди и вход за разрешаване на работата му.



- Таблица на истинност

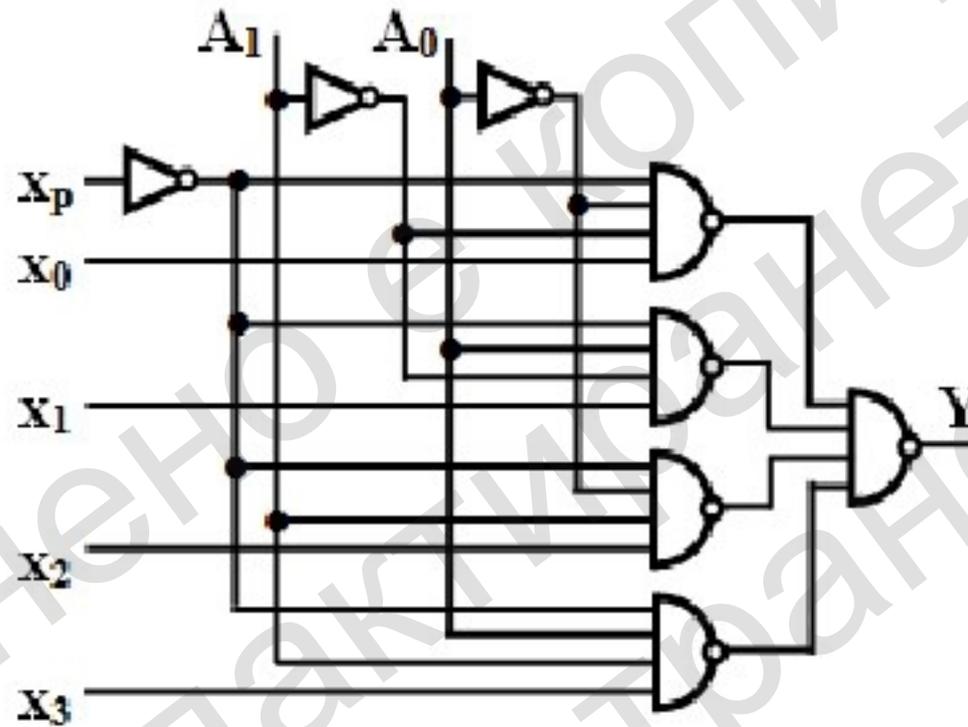
x_p	A_1	A_0	Y
0	0	0	x_0
0	0	1	x_1
0	1	0	x_2
0	1	1	x_3
1	1	1	0

- Логически израз

$$Y = \bar{x}_p \cdot (\bar{A}_1 \cdot \bar{A}_0 \cdot x_0 + \bar{A}_1 \cdot A_0 \cdot x_1 + A_1 \cdot \bar{A}_0 \cdot x_2 + A_1 \cdot A_0 \cdot x_3)$$

Мультиплексори

- Логическа схема



$$Y = \bar{x}_p \cdot (\bar{A}_1 \cdot \bar{A}_0 \cdot x_0 + \bar{A}_1 \cdot A_0 \cdot x_1 + A_1 \cdot \bar{A}_0 \cdot x_2 + A_1 \cdot A_0 \cdot x_3)$$

Мультиплексори

Мультиплексорите като функционално пълен базис

- **Пример:** На базата на мультиплексор 8:1 да се реализира схемно логическата функция $f(a, b, c) = \sum m(0,1,3,4,6)$.
- ТИ и логически израз за МХ 8:1

$$Y = \bar{A}_2 \cdot \bar{A}_1 \cdot \bar{A}_0 \cdot x_0 + \bar{A}_2 \cdot \bar{A}_1 \cdot A_0 \cdot x_1 + \bar{A}_2 \cdot A_1 \cdot \bar{A}_0 \cdot x_2 + \bar{A}_2 \cdot A_1 \cdot A_0 \cdot x_3 + A_2 \cdot \bar{A}_1 \cdot \bar{A}_0 \cdot x_4 + A_2 \cdot \bar{A}_1 \cdot A_0 \cdot x_5 + A_2 \cdot A_1 \cdot \bar{A}_0 \cdot x_6 + A_2 \cdot A_1 \cdot A_0 \cdot x_7$$

x_p	A_2	A_1	A_0	Y
0	0	0	0	x_p
0	0	0	1	x_1
0	0	1	0	x_2
0	0	1	1	x_3
0	1	0	0	x_4
0	1	0	1	x_5
0	1	1	0	x_6
0	1	1	1	x_7
1	*	*	*	1

- ТИ и логически израз за нашата функция

$$f(a,b,c) = \bar{a} \bar{b} \bar{c} \cdot 1 + \bar{a} \bar{b} c \cdot 1 + \bar{a} b \bar{c} \cdot 0 + \bar{a} b c \cdot 1 + a \bar{b} \bar{c} \cdot 1 + a \bar{b} c \cdot 0 + a b \bar{c} \cdot 1 + a b c \cdot 0$$

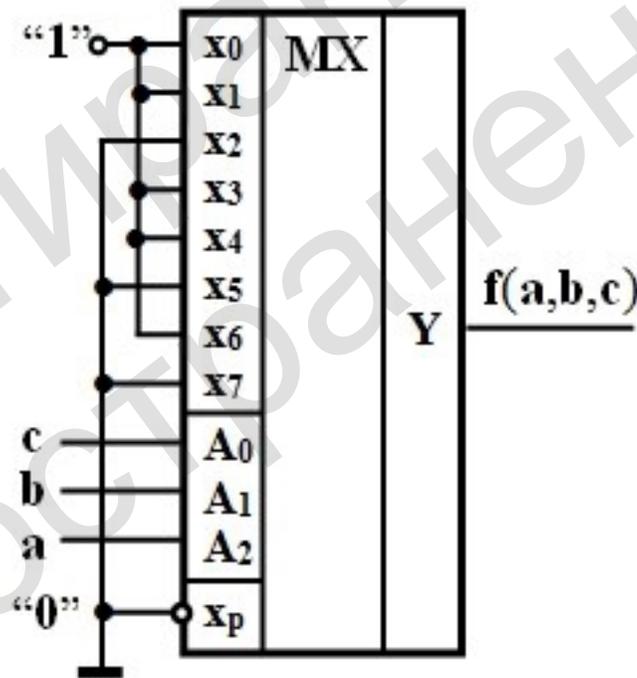
a	b	c	f
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

Мултиплексори

Полагаме:

$$\begin{array}{llll} a = A_2 & x_0 = 1 & x_3 = 1 & x_6 = 1 \\ b = A_1 & x_1 = 1 & x_4 = 1 & x_7 = 0, \\ c = A_0 & x_2 = 0 & x_5 = 0, & \end{array}$$

- Логическа схема



Мультиплексори

Пример: Функцията от предходния пример да бъде реализирана схемно с мультиплексор **4:1**.

Решение: Логическият израз, описващ работата на мультиплексора, е следният: $Y = \bar{A}_1\bar{A}_0x_0 + \bar{A}_1A_0x_1 + A_1\bar{A}_0x_2 + A_1A_0x_3$.

Карта на Карно за f

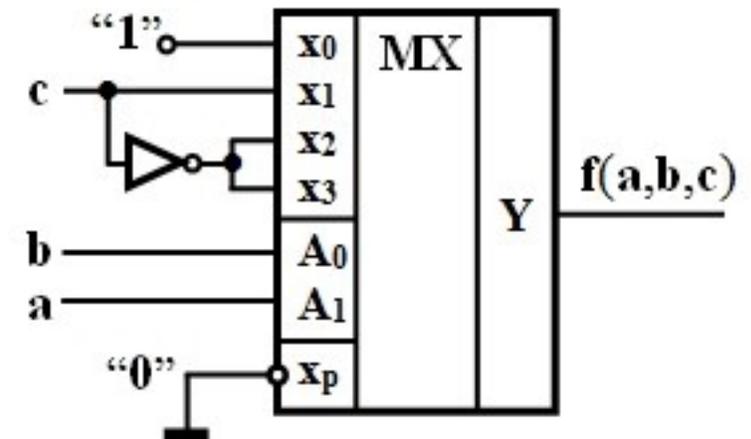
	bc			
a	00	01	11	10
0	1	1	1	0
1	1	0	0	1

Избираме a и b да бъдат адресни променливи:

	bc		x_0	x_1
a	00	01	11	10
0	1	1	1	0
1	1	0	0	1

x_2 x_3

$$f(a,b,c) = \begin{cases} x_0 = 1 & \text{при } a = 0, b = 0 \\ x_1 = c & \text{при } a = 0, b = 1 \\ x_2 = \bar{c} & \text{при } a = 1, b = 0 \\ x_3 = \bar{c} & \text{при } a = 1, b = 1 \end{cases}$$

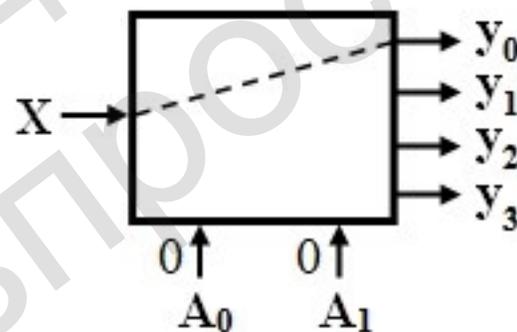


Демултиплексори

- Общ вид



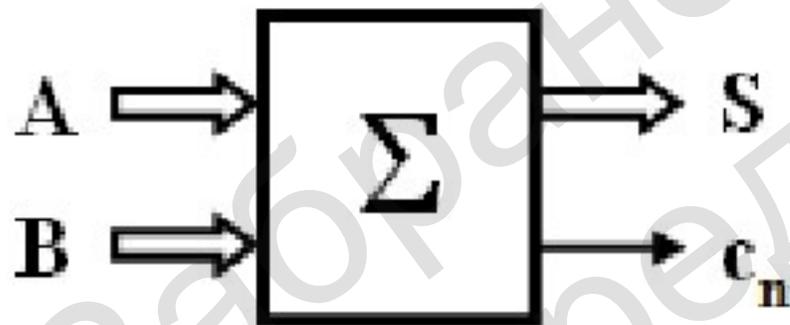
- “Включват” информационния вход към този от изходите, чийто индекс представлява десетичното число, съответстващо на двоичната комбинация, подадена на адресните входове.



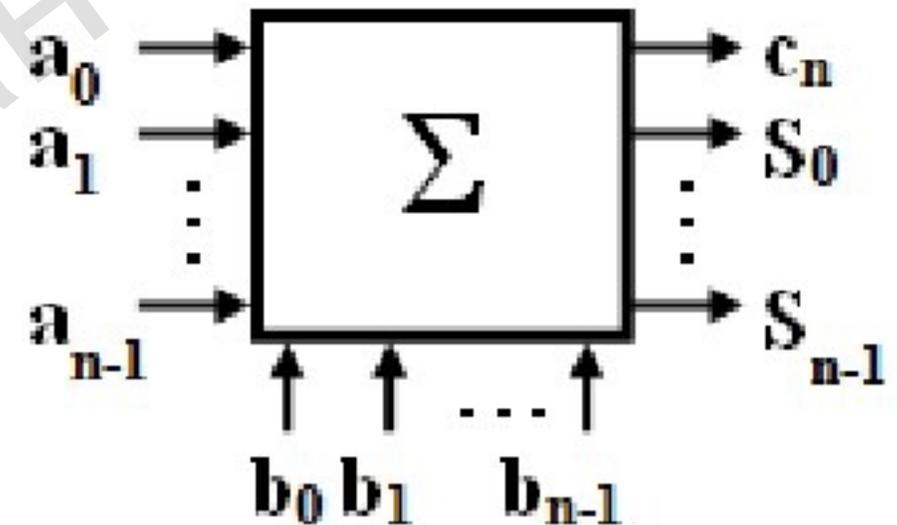
Суматори

- Аритметическо събиране

$$\begin{array}{r}
 c_n \quad c_{n-1} \quad c_{n-2} \quad \dots \quad c_{i+2} \quad c_{i+1} \quad c_i \quad c_{i-1} \dots c_2 \quad c_1 \\
 A \quad \quad \quad a_{n-1} \quad a_{n-2} \quad \dots \quad a_{i+1} \quad a_i \quad a_{i-1} \quad \dots \quad a_1 \quad a_0 \\
 + B \quad \quad \quad b_{n-1} \quad b_{n-2} \quad \dots \quad b_{i+1} \quad b_i \quad b_{i-1} \quad \dots \quad b_1 \quad b_0 \\
 \hline
 c_n S \quad \quad c_n \quad S_{n-1} \quad S_{n-2} \quad \dots \quad S_{i+1} \quad S_i \quad S_{i-1} \quad \dots \quad S_1 \quad S_0
 \end{array}$$

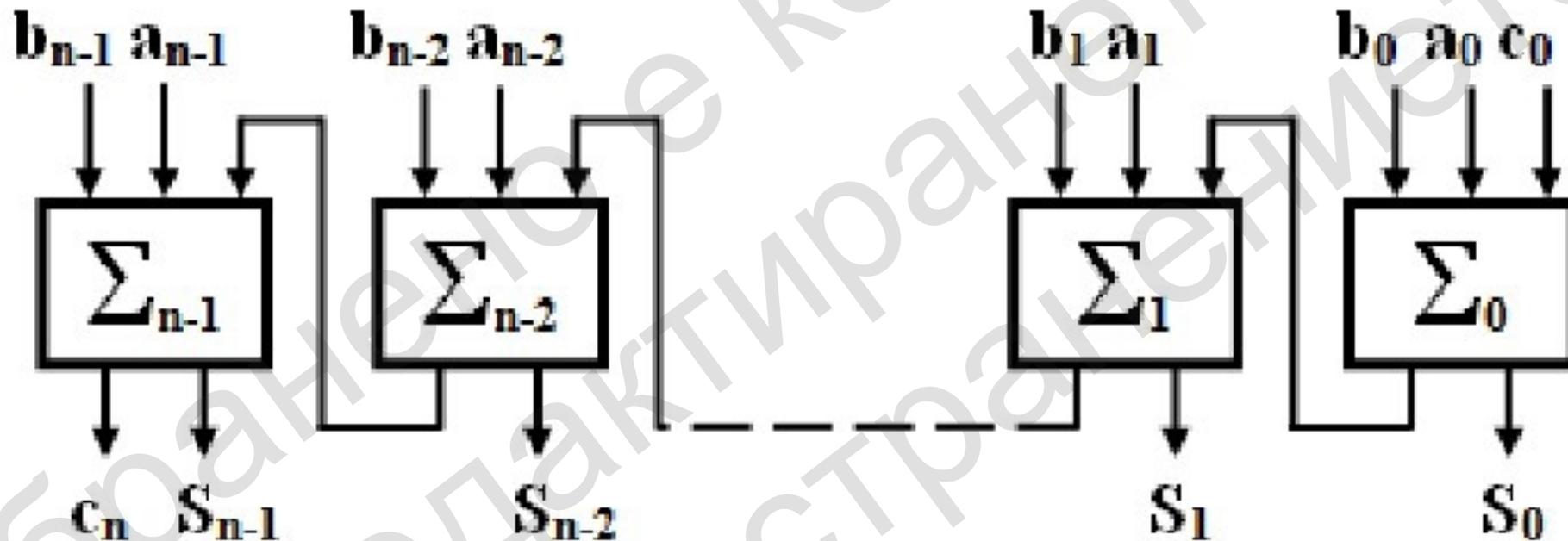


ИЛИ



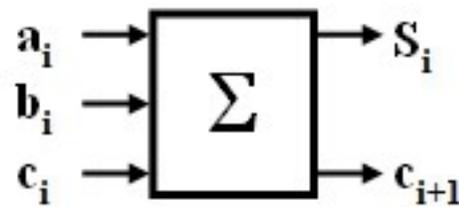
Суматори

- Декомпозиране до **n** едноразрядни пълни суматора



Суматори

- Синтез на едноразряден пълен суматор



$$\begin{aligned}
 S_i &= \bar{a}_i \cdot \bar{b}_i \cdot c_i + \bar{a}_i \cdot b_i \cdot \bar{c}_i + a_i \cdot \bar{b}_i \cdot \bar{c}_i + a_i \cdot b_i \cdot c_i = \\
 &= \bar{a}_i \cdot (\bar{b}_i \cdot c_i + b_i \cdot \bar{c}_i) + a_i \cdot (\bar{b}_i \cdot \bar{c}_i + b_i \cdot c_i) = \\
 &= \bar{a}_i \cdot (b_i \oplus c_i) + a_i \cdot \overline{(b_i \oplus c_i)} = a_i \oplus (b_i \oplus c_i) = \\
 &= a_i \oplus b_i \oplus c_i
 \end{aligned}$$

$$\begin{aligned}
 c_{i+1} &= \bar{a}_i \cdot b_i \cdot c_i + a_i \cdot \bar{b}_i \cdot c_i + a_i \cdot b_i \cdot \bar{c}_i + a_i \cdot b_i \cdot c_i = \\
 &= a_i \cdot b_i + a_i \cdot c_i + b_i \cdot c_i
 \end{aligned}$$

$$c_{i+1} = (a_i \oplus b_i) \cdot c_i + a_i \cdot b_i = \overline{(a_i \oplus b_i) \cdot c_i} \cdot a_i \cdot b_i$$

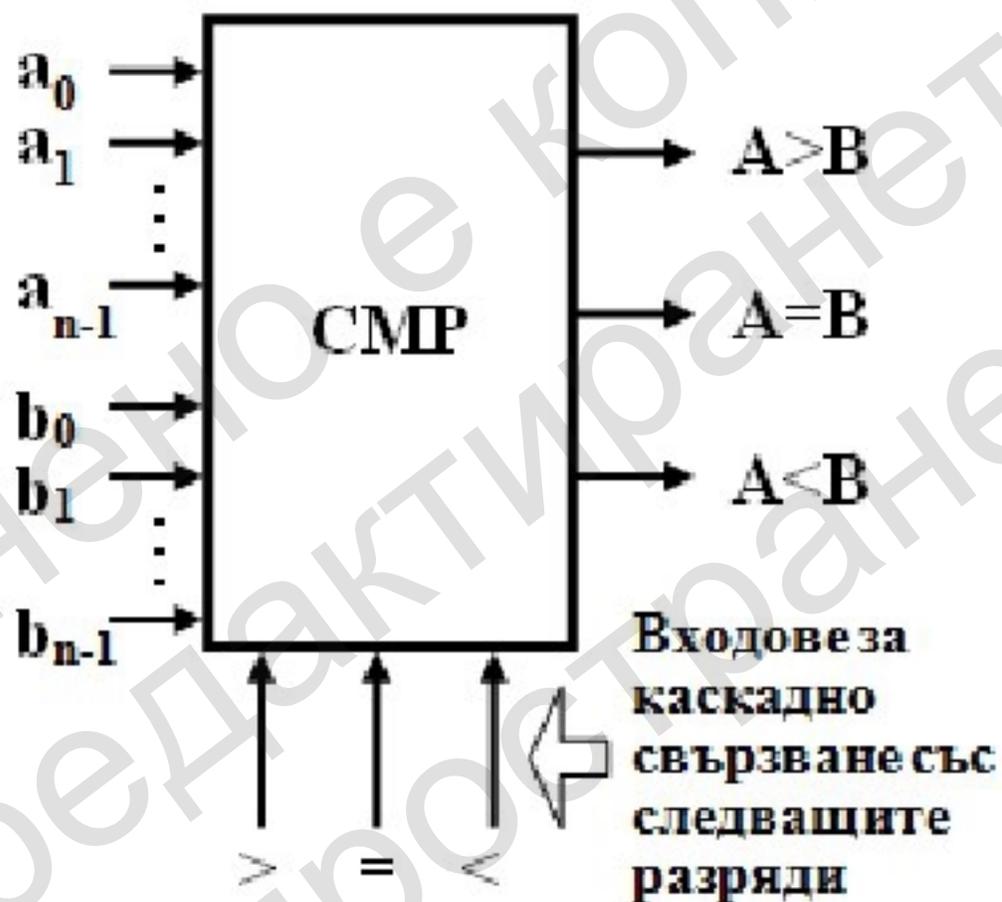
a_i	b_i	c_i	c_{i+1}	S_i
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Суматори

- Примери за суматори в интегрално изпълнение:
ИС **7480** – едноразряден пълен суматор,
ИС **7482** – двуразряден пълен суматор,
ИС **7483** – четириразряден пълен суматор
и други.

Двоични компаратори

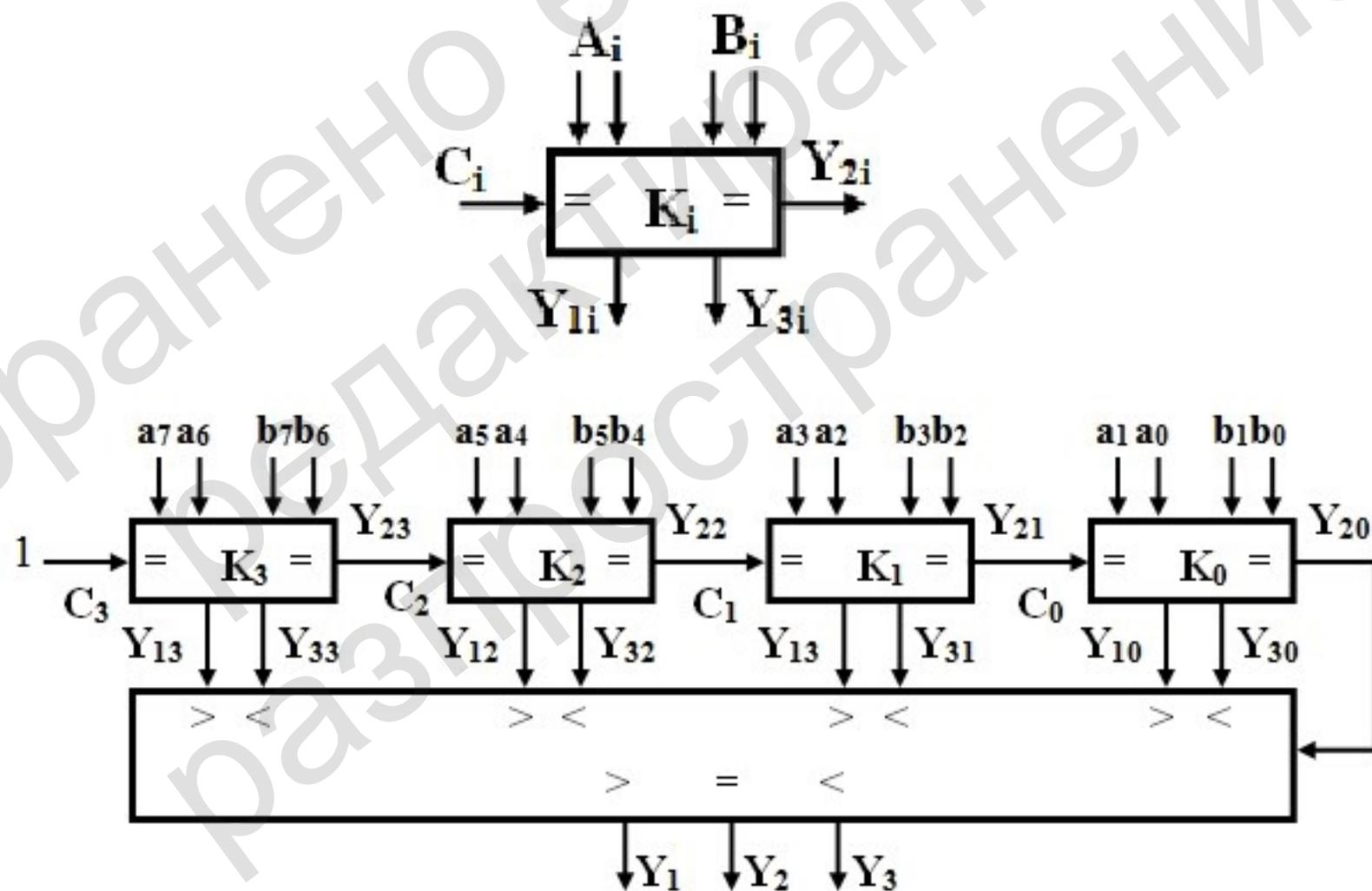
- Схеми, предназначени за сравняване на двоични числа.



Двоични компаратори

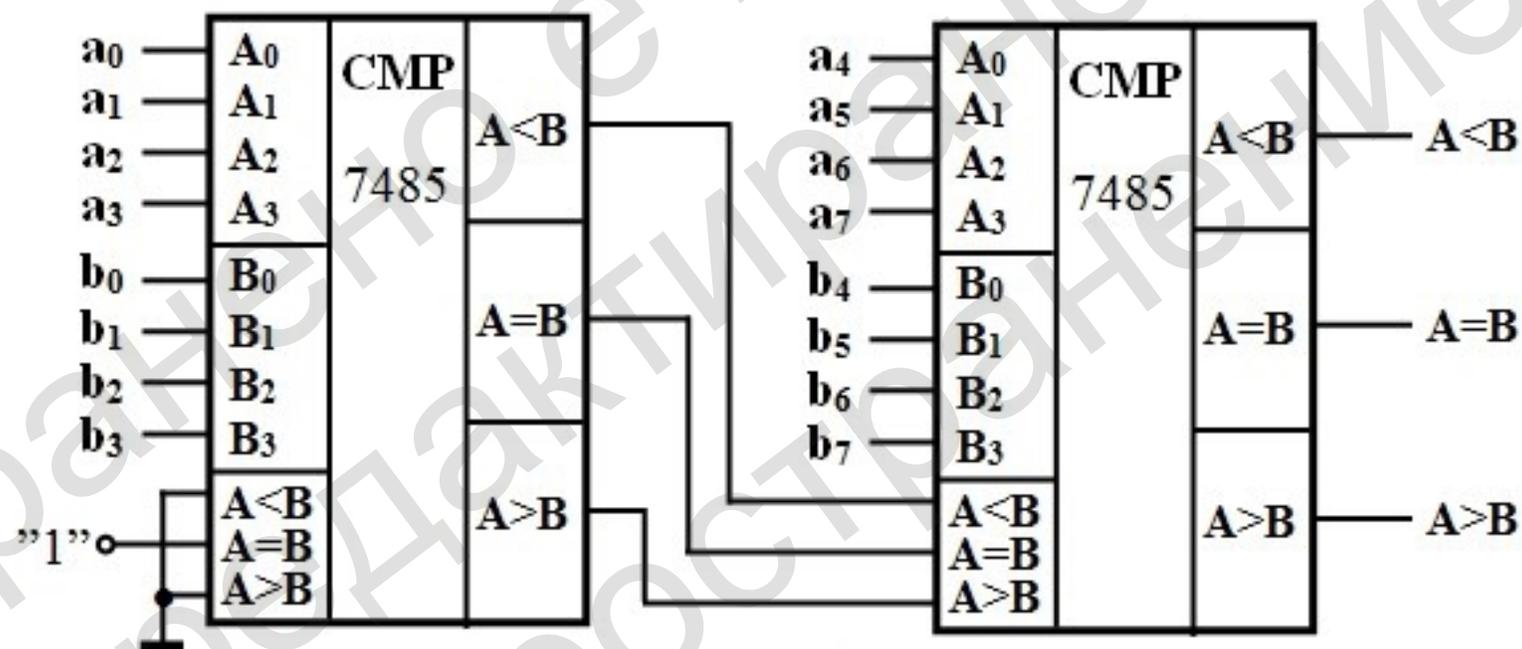
Пример: Да се синтезира осембитов компаратор за сравняване на целите положителни числа A и B

- Първи вариант на реализация - чрез разделяне (декомпозиране) на четири двубитови компаратора.



Двоични компаратори

- Втори вариант на реализация - чрез разделяне (декомпозиране) на два четирибитови компаратора.



Задачи за самостоятелна работа

1. Да се синтезира преобразувател от код на Грей с излишък 3 в десетичен код.
2. Реализирайте мултиплексор 32:1 на базата на мултиплексор 8:1 (интегрална схема 74151). Опитайте се да реализирате схемата поне по три начина и направете сравнение между тях.
3. Да се синтезира мултиплексор 32:1 на базата на мултиплексори 16:1 (интегрална схема 74150).
4. Да се синтезира логическа схема за изваждане на две едноразрядни двоични числа, като се използва един от следните базиси: И-ИЛИ-НЕ; И-НЕ; мултиплексори 4:1.
5. Да се синтезира логическа схема за изваждане на две четириразрядни двоични числа в базис по избор.
6. Да се синтезира логическа схема за събиране/изваждане на две триразрядни двоични числа. Да се предвиди вход за избор на операцията.
7. Да се синтезира двуразряден двоично-десетичен (8-4-2-1) суматор.
8. Синтезирайте логическа схема с шест входа за откриване на наличието на три (и само три) единици на входовете y . Използвайте мултиплексор 8:1 (интегрална схема 74151) и еднобитов пълен суматор (интегрална схема 7480).

Указание: Разглеждайте изходите на суматора като двуразрядно двоично число.