# СИНТЕЗ НА КЛС И АВТОМАТИ НА БАЗАТА НА ПЗУ И ПЛМ

## I. Синтез на КЛС на базата на ПЗУ.

**Задача 1:** На базата на ПЗУ да се синтезира КЛС, реализираща следните функции:

$f_1 = \mathrm{V}m\,(0,1,4,5,7,8,9,12,14)^1$

$f_2 = \mathrm{V}m\,(1,5,6,7,9,10,12)^1$

$f_3 = \mathrm{V}m\,(0,1,2,4,6,8,9,14,15)^1$

$f_4 = \mathrm{V}m\,(0,1,4,5,6,8,9,10,14)^1$

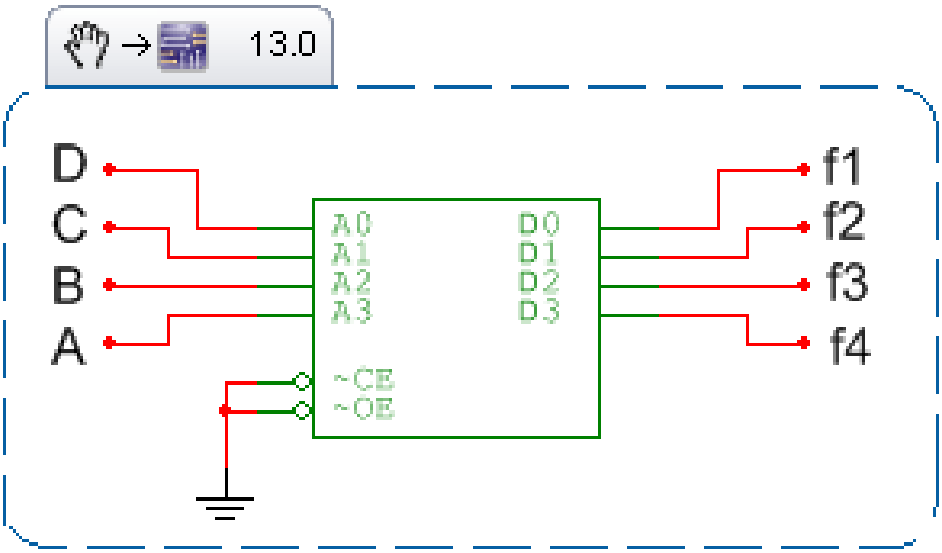
1. ***Избор на ПЗУ .***

*- брой адресни входове A >= броят променливи на функцията =>* ***n>= 4****. Следователно паметта ще има* ***$2^n$ = 16*** *клетки.*

*- брой даннови изходи D >= броят логически функции =>* ***m>=4***

***От каталог с памети се избира такава памет, която да удовлетворява задачата => избира се памет с организация 16x4 (16 клетки по 4 бита).***

2. ***Присвояване на входните променливи и изходните функции, съответно на адресните входове и данновите изходи.***



3. ***Съставяне на Таблица на истинност и определяне на адресите и данните за програмиране на паметта.***

| $A_3$ | $A_2$ | $A_1$ | $A_0$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ | Адреси | Данни |
|---|---|---|---|---|---|---|---|---|---|
| A | B | C | D | $f_4$ | $f_3$ | $f_2$ | $f_1$ | | |
| 0 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0x00 | 0x0D |
| 0 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0x01 | 0x0F |
| 0 | 0 | 1 | 0 | 0 | 1 | 0 | 0 | 0x02 | 0x04 |
| 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0x03 | 0x00 |
| 0 | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0x04 | 0x0D |
| 0 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 0x05 | 0x0B |
| 0 | 1 | 1 | 0 | 1 | 1 | 1 | 0 | 0x06 | 0x0E |
| 0 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0x07 | 0x03 |
| 1 | 0 | 0 | 0 | 1 | 1 | 0 | 1 | 0x08 | 0x0D |
| 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 0x09 | 0x0F |
| 1 | 0 | 1 | 0 | 1 | 0 | 1 | 0 | 0x0A | 0x0A |
| 1 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0x0B | 0x00 |
| 1 | 1 | 0 | 0 | 0 | 0 | 1 | 1 | 0x0C | 0x03 |
| 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | 0x0D | 0x00 |
| 1 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 0x0E | 0x0D |
| 1 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 0x0F | 0x04 |

Съдържанието на таблицата е следното:

**Колона 1 :** комбинациите от стойностите на променливите.

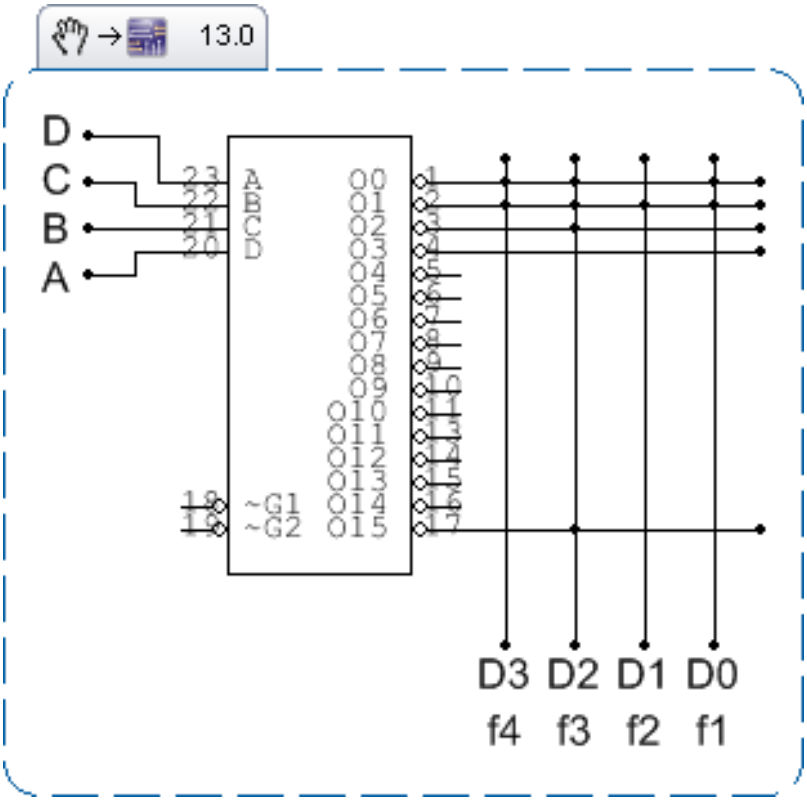
**Колона 2:** стойностите на функциите, като функциите са подредени в намаляващ ред, според схемната реализация.

**Колона 3:** получава се, като съответния набор от колона 1 се преобразува от двоичен вид в шестнадесетичен вид. **0x** е префикс за указване, че числото е от 16$^{чна}$ бройна система. Тъй като форматът на числата е минимум 2 цифри (1 байт) (**0x_ _**), служебно е написана 0 за първата от тях (**0x0_**). Втората цифра съответства на преобразувания набор (написана е в син цвят).

**Колона 4:** получава се, като съответната комбинация на стойностите на четирите функции на даден ред от колона 2 се преобразува в шестнадесетичен вид (написана е в зелен цвят).

4. ***Схемна реализация.***

***Схемната реализация е само с учебна цел!!!*** **В действителност се извършва програмиране на паметта чрез програматор и специализиран софтуер, с който се записват данните в съответните адреси. (Процесът е аналогичен с този на запис на BIOS firmware във Flash памети за дънните платки).**




## II. Синтез на КЛС на базата на ПЛМ.

**Задача 2:** На базата на ПЛМ да се синтезира КЛС, реализираща следните функции:

$f_1 = \mathrm{V}m\,(0,1,4,5,7,8,9,12,14)^1$

$f_2 = \mathrm{V}m\,(1,5,6,7,9,10,12)^1$

$f_3 = \mathrm{V}m\,(0,1,2,4,6,8,9,14,15)^1$

$f_4 = \mathrm{V}m\,(0,1,4,5,6,8,9,10,14)^1$

1. ***Съставяне на Карти на Карно, минимизация и определяне на p-линиите.***

***КК за*** $f_1$

| AB\CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 1 | 1 | 0 | 0 |
| 01 | 1 | 1 | 1 | 0 |
| 11 | 1 | 0 | 0 | 1 |
| 10 | 1 | 1 | 0 | 0 |

***КК за*** $f_2$

| AB\CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 0 | 1 | 0 | 0 |
| 01 | 0 | 1 | 1 | 1 |
| 11 | 1 | 0 | 0 | 1 |
| 10 | 0 | 1 | 0 | 1 |

**КК за $f_3$**

| AB\CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 1 | 1 | 0 | 1 |
| 01 | 1 | 0 | 0 | 1 |
| 11 | 0 | 0 | 1 | 1 |
| 10 | 1 | 1 | 0 | 0 |

**КК за $f_4$**

| AB\CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 1 | 1 | 0 | 0 |
| 01 | 1 | 1 | 0 | 1 |
| 11 | 0 | 0 | 0 | 1 |
| 10 | 0 | 0 | 0 | 1 |

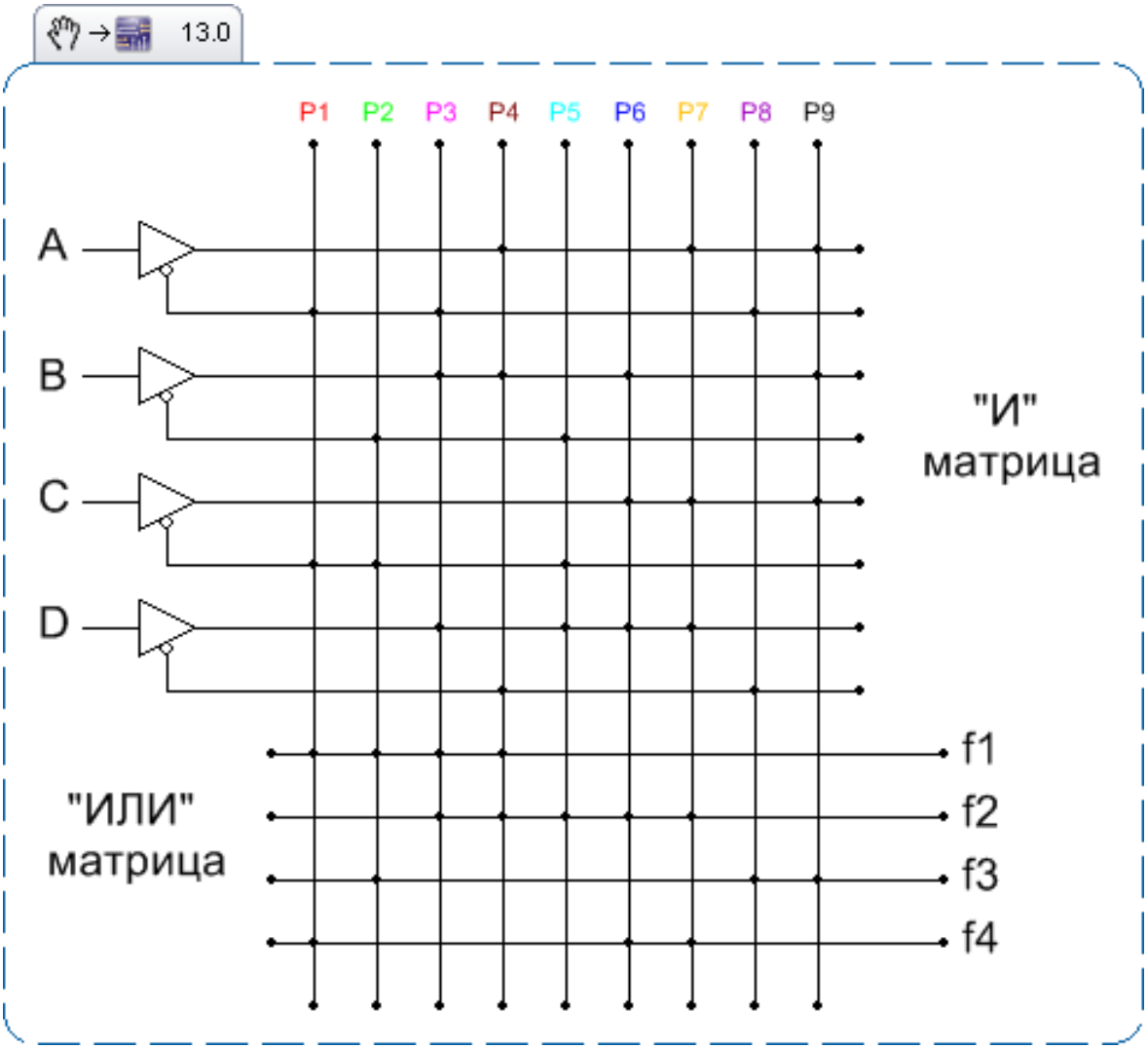
$$f_{1\,\text{МДНФ}} = \bar{A}\bar{C} + \bar{B}\bar{C} + \bar{A}BD + AB\bar{D} = p_1 + p_2 + p_3 + p_4$$

$$f_{2\,\text{МДНФ}} = \bar{A}BD + AB\bar{D} + \bar{B}\bar{C}D + BC\bar{D} + AC\bar{D} = p_3 + p_4 + p_5 + p_6 + p_7$$

$$f_{3\,\text{МДНФ}} = \bar{B}\bar{C} + \bar{A}\bar{D} + ABC = p_2 + p_8 + p_9$$

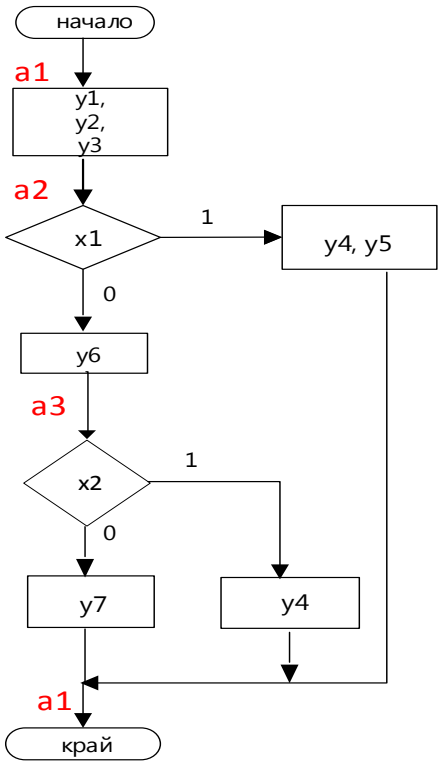
$$f_{4\,\text{МДНФ}} = \bar{A}\bar{C} + BC\bar{D} + AC\bar{D} = p_1 + p_6 + p_7$$

## 2. Схемна реализация.

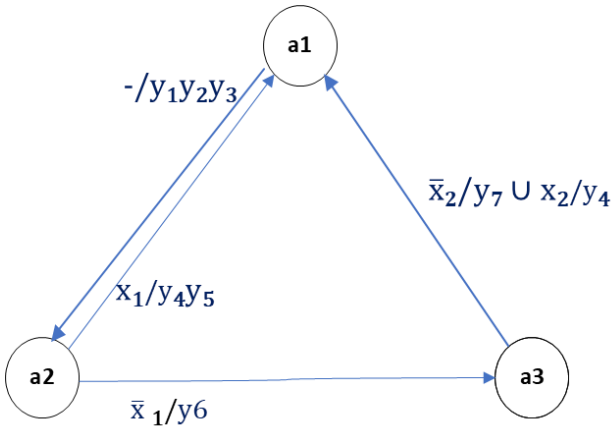


## III. Синтез на краен автомат на базата на ПЗУ

**Задача 3:** На базата на ПЗУ да се синтезира краен автомат на Мили, представен чрез следната БСА:




***Построяване на граф на автомата:***




***1. Построяване на таблица на преходите, изходите и функциите на възбуждане:***

| | $Q_1Q_2$ |
|---|---|
| $a_1$ | 00 |
| $a_2$ | 01 |
| $a_3$ | 10 |

| $a^t$ | $Q_1Q_2$ | x | y | $a^{t+1}$ | $Q_1Q_2$ | $D_1$ | $D_2$ |
|---|---|---|---|---|---|---|---|
| $a_1$ | 0 0 | - | $y_1\ y_2\ y_3$ | $a_2$ | 01 | 0 | 1 |
| $a_2$ | 0 1 | $\bar{x}_1$ | $y_6$ | $a_3$ | 10 | 1 | 0 |
| | | $x_1$ | $y_4\ y_5$ | $a_1$ | 00 | 0 | 0 |
| $a_3$ | 1 0 | $x_2$ | $y_4$ | $a_1$ | 00 | 0 | 0 |
| | | $\bar{x}_2$ | $y_7$ | $a_1$ | 00 | 0 | 0 |

**2. *Избор на ПЗУ.***

*- брой адресни входове A >= броя тригери* **($Q_1$ , $Q_2$)** *и броят входни сигнали (x1 , x2) =>* ***n>= 4****. Следователно паметта трябва да има поне* ***$2^n$ = 16*** *клетки.*

*- брой даннови изходи D >= броя изходни сигнали (y1 до y7) и възбуждащите функции на тригерите (D1 и D2) => 7+2=9 и* ***m>=9.***

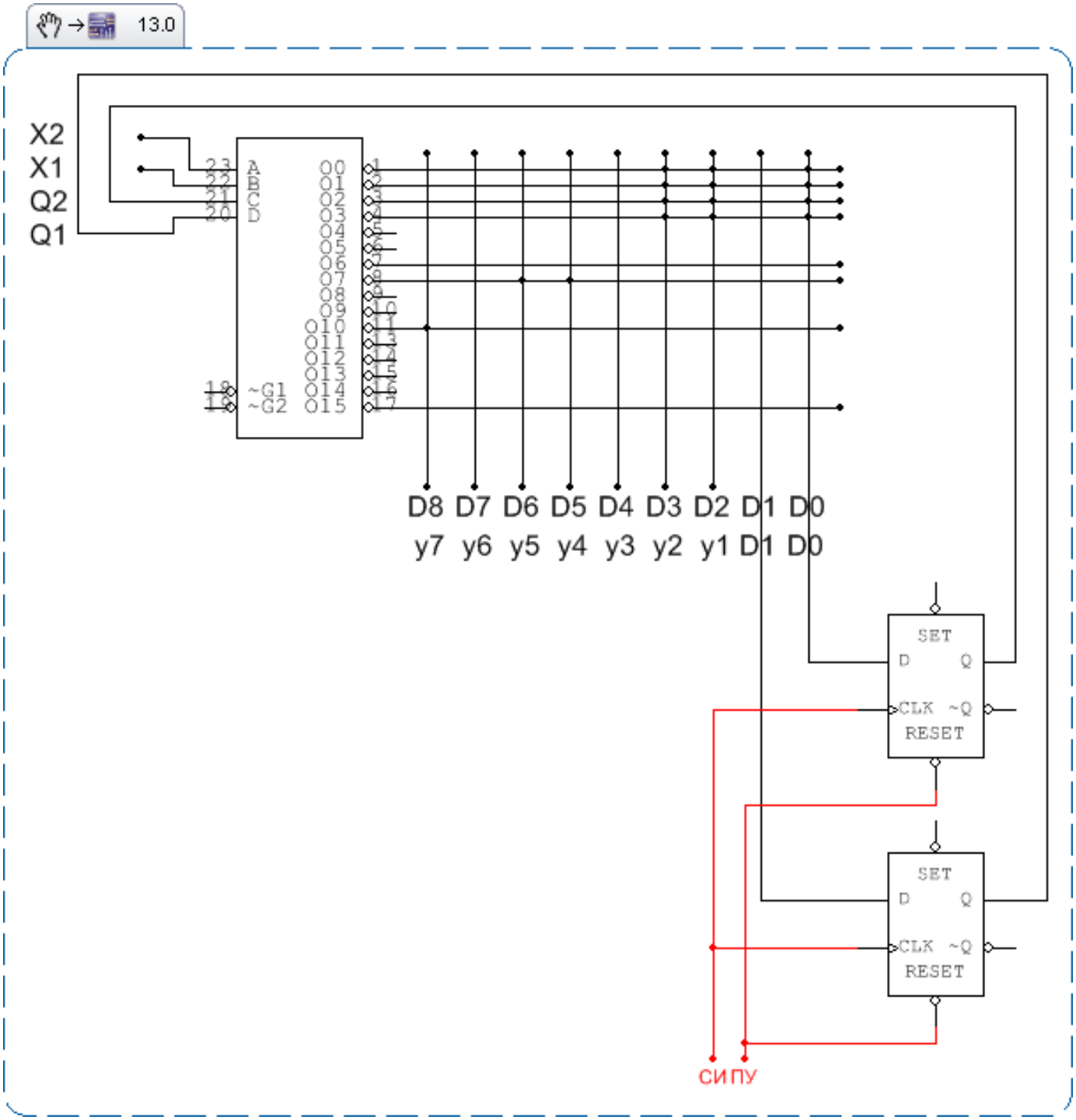
***От каталог с памети се избира такава памет, която да удовлетворява задачата => се избира памет с организация 16x12 (16 клетки по 12 бита).***

***4. Съставяне на Таблица на ПЗУ.***

| $A_3$ $A_2$ | $A_1$ | $A_0$ | $D_8$ | $D_7$ | $D_6$ | $D_5$ | $D_4$ | $D_3$ | $D_2$ | $D_1$ | $D_0$ | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| $Q_1$ $Q_2$ | $x_1$ | $x_2$ | $y_7$ | $y_6$ | $y_5$ | $y_4$ | $y_3$ | $y_2$ | $y_1$ | $D_1$ | $D_2$ | Адреси | Данни |
| 0 0 | * | * | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | 1 | 0x00 0x01 0x02 0x03 | 0x001D |
| 0 1 | 0 | * | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | 0x04 0x05 | 0x0082 |
| 0 1 | 1 | * | 0 | 0 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | 0x06 0x07 | 0x0060 |
| 1 0 | * | 1 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0x09 0x0B | 0x0020 |
| 1 0 | * | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0x08 0x0A | 0x0100 |
| 1 1 | * | * | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0x0C - 0x0F | 0x0000 |

***На последния ред се описват адресите, които не се използват за работа с автомата. За тях задължително записваме данни 0x0000 в тези клетки в паметта!***

## 5. *Схемна реализация:*



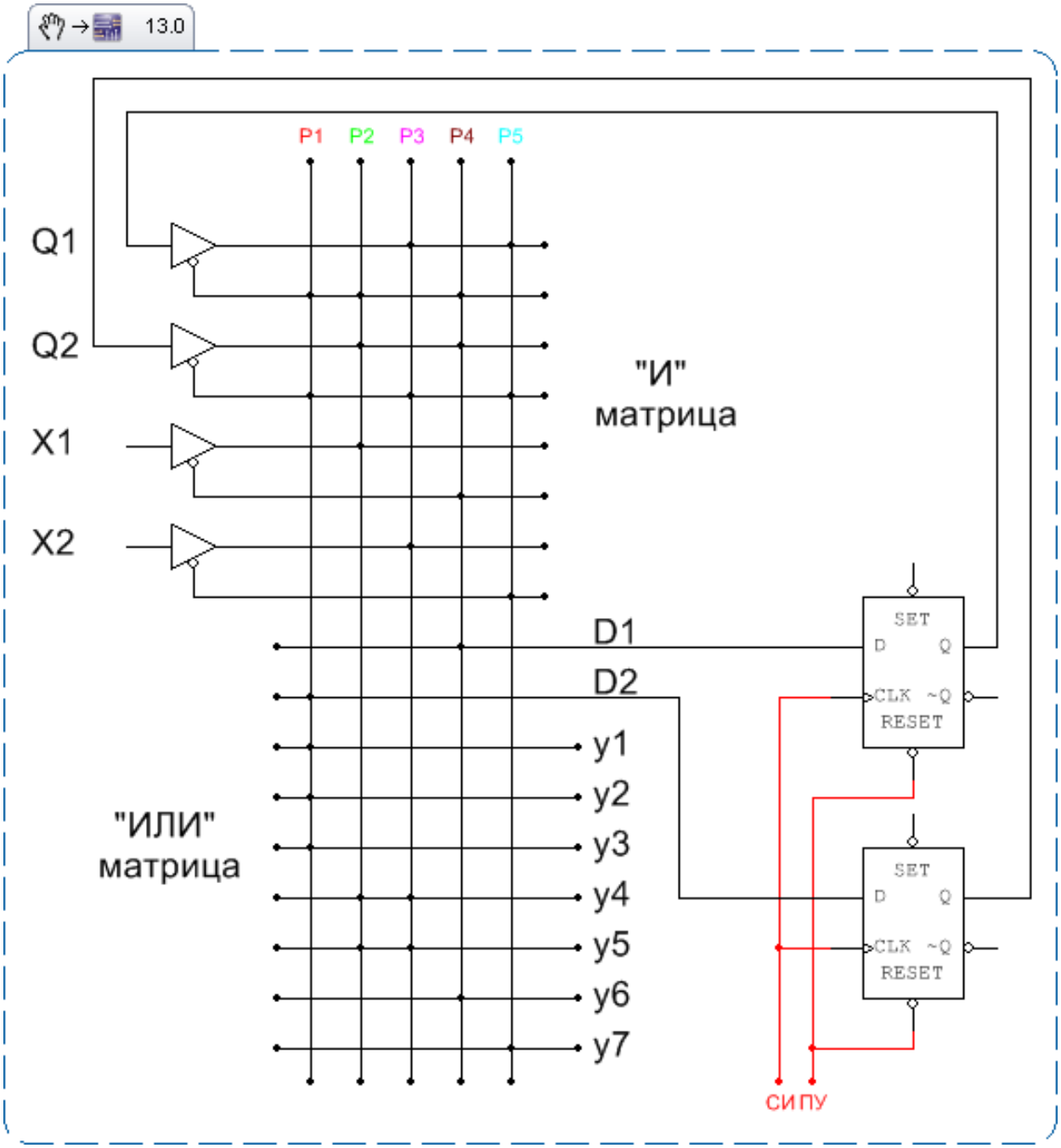
## IV. Синтез на автомат на базата на ПЛМ.

**Задача 4:** На базата на ПЛМ да се синтезира крайният автомат от задача 3.

**От таблица на преходите, изходите и функциите на възбуждане от т.III се извеждат уравненията за изходните сигнали от $y_1$ до $y_7$ и за функциите на възбуждане на тригерите D1 и D2. Всяко произведение, представляващо един p-терм, означаваме с $p_i$:**

$y_1 = y_2 = y_3 = \overline{Q_1}.\overline{Q_2} = p_1$ $\qquad$ $y_4 = y_5 = \overline{Q_1}.Q_2.x_1 + Q_1.\overline{Q_2}.x_2 = p_2 + p_3$

$y_6 = \overline{Q_1}.Q_2.\overline{x}_1 = p_4$ $\qquad$ $y_7 = Q_1.\overline{Q_2}.\overline{x}_2 = p_5$

$D_1 = \overline{Q_1}.Q_2.\overline{x}_1 = p_4$ $\qquad$ $D_2 = \overline{Q_1}.\overline{Q_2} = p_1$

***Схемна реализация:***